



30827

PATENT TRADEMARK OFFICE

PTO/SB/21 (08-00)

Approved for use through 10/31/2002 OMB 0651-0031

U.S. Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

TRANSMITTAL FORM (to be used for all correspondence after initial filing)	Application Number	09/788,587	
	Filing Date	February 21, 2001	
	First Named Inventor	Dug J. Park	
	Group Art Unit	2871	
	Examiner Name	Not Yet Assigned	
Total Number of Pages in This Submission		Attorney Docket Number	8733.389.00-US

ENCLOSURES (check all that apply)

<input type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment/Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/Incomplete Application <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Assignment Papers (for an Application) <input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) _____	<input type="checkbox"/> After Allowance Communication to Group <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input type="checkbox"/> Other Enclosure(s) (please identify below) Request for Priority
Remarks		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual Name	LONG ALDRIDGE & NORMAN LLP John M. Kelly
Signature	
Date	March 18, 2002



PATENT
Docket No. 8733.389.00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of:
Dug Jin PARK et al.

Group Art Unit: 2871

Application No.: 09/788,587

Examiner: NOT YET ASSIGNED

Filing Date: February 21, 2001

For: METHOD OF FABRICATING A LIQUID CRYSTAL DISPLAY

3
Priority
KJ
3/28/02

REQUEST FOR PRIORITY

Commissioner of Patents
Washington, D.C. 20231

Sir:

- ☐ Full benefit of the filing date of U.S. Application No. 09/788,587, filed February 21, 2001, is claimed pursuant to the provisions of 35 U.S.C. § 120.
- ☐ Full benefit of the filing date of U.S. Provisional Application No., [*], filed [*], is claimed pursuant to the provisions of 35 U.S.C. § 119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. § 119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the Applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NO.</u>	<u>MONTH/DAY/YEAR</u>
KOREA	2000-08307	02/21/2000

Certified copies of the corresponding Convention Application(s)

- ☒ Are submitted herewith.
- ☐ Will be submitted prior to payment of the Final Fee.
- ☐ Were filed in prior Application No. [*], filed [*].
- ☐ Were submitted to the International Bureau in PCT Application No. [*]. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application No.(s) [*] were filed in prior application no. [*] filed [*]; and
(B) Application No.(s)
 - ☐ Are submitted herewith.
 - ☐ Will be submitted prior to payment of the Final Fee.

Respectfully submitted,
LONG ALDRIDGE & NORMAN, LLP

Date: March 18, 2002
701 Pennsylvania Avenue, N.W.
Sixth Floor, Suite 600
Washington, D.C. 20004
Telephone No.: (202) 624-1200
Facsimile No.: (202) 624-1298

By John M. Kelly
John M. Kelly
Registration No. 33,920



대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 2000년 제 8307 호
Application Number

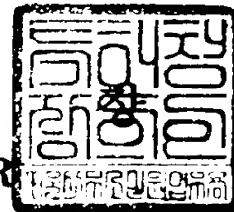
출원년월일 : 2000년 02월 21일
Date of Application

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)

2001 년 01 월 10 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0005
【제출일자】	2000.02.21
【발명의 명칭】	액정표시장치의 제조방법
【발명의 영문명칭】	Method of Fabricating Liquid Crystal Display Device
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	1999-001050-4
【발명자】	
【성명의 국문표기】	박덕진
【성명의 영문표기】	PARK,Dug Jin
【주민등록번호】	710727-1787710
【우편번호】	702-260
【주소】	대구광역시 북구 태전동 한라아파트 104-601
【국적】	KR
【발명자】	
【성명의 국문표기】	박해성
【성명의 영문표기】	PARK,Hai Sung
【주민등록번호】	700701-1177510
【우편번호】	730-050
【주소】	경상북도 구미시 남통동 청구아파트 102-706호
【국적】	KR
【발명자】	
【성명의 국문표기】	안병철
【성명의 영문표기】	AHN,Byung Chul
【주민등록번호】	560115-1005322

【우편번호】 730-022

【주소】 경상북도 구미시 도량2동 77번지 파크맨션 103-808

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인
김영호 (인)

【수수료】

【기본출원료】	18 면	29,000 원
【가산출원료】	0 면	0 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】	29,000 원	

【요약서】

【요약】

본 발명은 액정표시장치의 제조방법에 관한 것으로서 투명기판 상에 게이트전극, 게이트절연막, 활성층, 오믹접촉층, 소오스전극 및 드레인전극으로 이루어진 박막트랜지스터를 포함하고 상기 게이트전극과 연결된 게이트라인과 상기 소오스전극과 연결된 데이터라인이 수직되게 형성되어 화소영역을 한정하는 액정표시장치의 제조방법에 있어서, 상기 투명기판 상에 상기 박막트랜지스터 및 상기 데이터라인을 덮는 패시베이션층을 형성하고 상기 패시베이션층을 패터닝하여 상기 드레인전극을 노출시키는 접촉홀을 형성하는 공정과, 상기 패시베이션층 상에 상기 접촉홀을 통해 상기 드레인전극과 접촉되는 투명도전막을 형성하는 공정과, 상기 투명도전막 상에 네가티브형(negative type)의 포토레지스트를 도포하고 상기 데이터라인, 게이트라인 및 박막트랜지스터영역과 대응되는 부분을 제외한 나머지 부분에 화소영역을 한정하는 노광영역을 형성하는 공정과, 상기 포토레지스트의 노광영역을 제외한 노광되지 않은 나머지 영역이 제거되도록 현상하여 포토레지스트 패턴을 형성하는 공정과, 상기 포토레지스트 패턴을 마스크로 하여 투명도전막을 패터닝하여 상기 접촉홀을 통해 상기 드레인전극과 접촉되는 화소전극을 형성하고 상기 포토레지스트 패턴을 제거하는 공정을 구비한다.

【대표도】

도 2d

【명세서】

【발명의 명칭】

액정표시장치의 제조방법{Method of Fabricating Liquid Crystal Display Device}

【도면의 간단한 설명】

도 1a 내지 도 1e는 종래 기술에 따른 액정표시장치의 제조 공정도
도 2a 내지 도 2e는 본 발명에 따른 액정표시장치의 제조 공정도

<도면의 주요 부분에 대한 부호의 설명>

41 : 투명기관 43 : 게이트전극

45 : 게이트절연막 47 : 활성층

49 : 오믹접촉층

51, 53 : 소오스 및 드레인전극

55 : 데이터라인 57 : 패시베이션층

59 : 접촉홀 61 : 투명한도전막

63 : 포토레지스트 65 : 노광영역

67 : 노광마스크 68 : 차광부

69 : 투광부 71 : 포토레지스트 패턴

73 : 화소전극

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <14> 본 발명은 액정표시장치의 제조방법에 관한 것으로서, 특히, 화소전극 등의 금속 배선 사이의 단락을 방지할 수 있는 액정표시장치의 제조방법에 관한 것이다.
- <15> 액정표시장치는 게이트전극, 게이트절연막, 활성층, 오믹접촉층, 소오스 및 드레인전극으로 구성된 박막트랜지스터(Thin Film Transistor)로 이루어진 스위칭 소자와 화소(pixel) 전극이 형성된 하판과 칼라필터가 형성된 상판 사이에 주입된 액정으로 이루어진다.
- <16> 화소 전극은 스위칭소자인 박막트랜지스터와 연결되어 단위 화소를 구성하는 것으로 N줄(여기서, N 및 M은 자연수)개가 매트릭스(matric) 상태로 종횡으로 배열되어 있다. 상기에서 화소전극은 박막트랜지스터에 의해 구동되어 입사되는 광을 투과하거나 반사하는 액정을 제어한다.
- <17> 도 1a 내지 도 1e는 종래 기술에 따른 액정표시장치의 제조 공정도이다.
- <18> 도 1a를 참조하면, 투명기판(11) 상에 스퍼터링(sputtering) 등의 방법으로 알루미늄(Al) 또는 구리(Cu) 등을 증착하여 금속박막을 형성한다. 그리고, 금속박막을 습식 방법을 포함하는 포토리소그래피 방법으로 투명기판(11)의 소정 부분에만 잔류하도록 패터닝하여 게이트라인(도시되지 않음)과 연결되는 게이트전극(13)을 형성한다.

- <19> 도 1b를 참조하면, 투명기관(11) 상에 게이트전극(13)을 덮도록 게이트절연막(15), 활성층(17) 및 오믹접촉층(19)을 화학기상증착(Chemical Vapor Deposition : 이하, CVD라 칭함) 방법으로 순차적으로 형성한다. 상기에서 게이트절연막(15)은 질화실리콘 또는 산화실리콘 등의 절연물질을 증착하여 형성하고, 활성층(17)은 불순물이 도핑되지 않은 비정질실리콘 또는 다결정실리콘으로 형성된다. 또한, 오믹접촉층(19)은 N형 또는 P형의 불순물이 고농도로 도핑된 비정질실리콘 또는 다결정실리콘으로 형성된다.
- <20> 오믹접촉층(19) 및 활성층(17)의 소정 부분을 이방성식각을 포함하는 포토리쓰그래피 방법으로 게이트절연막(15)이 노출되도록 패터닝한다. 이 때, 활성층(17) 및 오믹접촉층(19)은 게이트전극(13)과 대응하는 부분에만 잔류되도록 한다.
- <21> 도 1c를 참조하면, 게이트절연막(15) 상에 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti) 또는 탄탈륨(Ta) 등의 금속이나, MoW, MoTa 또는 MoNb 등의 몰리브덴 합금(Mo alloy)을 오믹접촉층(19)을 덮도록 CVD 방법 또는 스퍼터링(sputtering) 방법으로 증착한다. 상기에서 증착된 금속 또는 금속합금은 오믹접촉층(19)과 오믹 접촉을 이룬다.
- <22> 그리고, 금속 또는 금속합금을 게이트절연막(15)이 노출되도록 포토리쓰그래피 방법으로 패터닝하여 소오스 및 드레인전극(21)(22)을 형성한다. 이 때, 소오스전극(21)과 연결되는 데이터라인(23)도 게이트라인(도시되지 않음)과 수직되게 형성되어 화소영역(도시되지 않음)을 한정한다.
- <23> 상기에서 금속 또는 금속합금을 패터닝하여 소오스 및 드레인전극(21)(22)을 형성할 때 소오스 및 드레인전극(21)(22) 사이의 게이트전극(13)과 대응하는 부분의 오믹접촉층(19)도 패터닝되도록 하여 활성층(17)을 노출시킨다. 상기에서 활성층(17)의 소오스 및 드레인전극(21)(22) 사이의 게이트전극(13)과 대응하는 부분은 채널이 된다.

- <24> 도 1d를 참조하면, 투명기관(11) 상에 상술한 구조를 덮는 패시베이션층(25)을 형성한다. 상기에서 패시베이션층(25)을 질화실리콘 또는 산화실리콘 등의 무기절연물질이나, 또는, 아크릴(acryl)계 유기화합물, BCB(β -staged-divinyl -siloxane benzocyclobutene) 또는 PFCB(perfluorocyclobutane) 등의 유전 상수가 작은 유기 절연 물질로 형성한다.
- <25> 패시베이션층(25)을 패터닝하여 드레인전극(22)을 노출시키는 접촉홀(26)을 형성한다. 그리고, 패시베이션층(25) 상에 접촉홀(26)을 통해 드레인전극(22)과 접촉되게 투명한 전도성물질인 인듐주석산화물(Indium Tin Oxide : ITO), 주석산화물(Tin Oxide : TO) 또는 인듐아연산화물(Indium Zinc Oxide : IZO)을 증착하여 투명도전막(27)을 형성한다.
- <26> 투명도전막(27) 상에 포지티브형(positive type)의 포토레지스트(29)를 도포한다. 그리고, 차광부(32)와 투광부(33)를 갖는 노광마스크(31)를 사용하여 자외선(Ultra Violet) 광을 포토레지스트(29)에 선택적으로 조사하여 노광한다. 이 때, 고분자 상태의 포토레지스트(29)에 노광마스크(31)의 투광부(33)를 통과하는 광에 의해 노광영역(30)이 한정되는 데, 이 노광영역(30)은 포토레지스트(29)에서 고분자 연결고리가 끊어진 상태가 된다. 상기에서 노광영역(30)은 데이터라인(23), 게이트라인(도시되지 않음) 및 박막트랜지스터영역과 대응되게 형성되어 화소영역(도시되지 않음)을 한정한다.
- <27> 도 1e를 참조하면, 포토레지스트(29)를 알칼리 수용액 등의 현상액으로 현상한다. 이 때, 포토레지스트(29)는 노광되지 않은 부분만 제거되지 않고 잔류하며 노광영역(30)이 제거되어 투명도전막(27)을 노출시킨다. 상기에서 포토레지스트(29)의 잔류하는 것은 포토레지스트 패턴(35)이 된다.
- <28> 포토레지스트 패턴(35)을 마스크로 사용하여 투명도전막(27)의 노출된 부분을 HCl,

$(\text{COOH})_2$ 또는 $\text{HCl} + \text{HNO}_3$ 의 혼산을 식각 용액으로 사용하는 포토리소그래피 방법으로 패턴닝하여 화소전극(37)을 형성한다. 이 때, 화소전극(37)은 드레인영역(22)과 접촉되어 전기적으로 연결되어야 한다.

- <29> 그리고, 이 후에 화소전극(37) 상에 잔류하는 포토레지스트 패턴(35)을 제거한다.
- <30> 상술한 바와 같이 종래 기술에 따른 액정표시장치의 제조방법에 있어서 투명도전막 상에 포지티브형의 포토레지스트를 도포하고 노광 및 현상한 후 이 투명도전막을 습식 식각하여 화소전극을 형성하였다.
- <31> 그러나, 포토 공정 전, 포토레지스트 도포 전 또는 후에 데이터라인 또는 게이트라인과 대응하는 부분에 이물이 발생되면 노광영역에 광에너지가 충분히 전달되지 않으므로 현상시 포토레지스트가 잔류하게 된다. 이러한, 노광영역에 원하지 않게 잔류하는 포토레지스트는 투명도전막이 식각되지 않도록 하여 화소전극이 인접하는 것과 단락되는 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

- <32> 따라서, 본 발명의 목적은 화소전극 사이가 단락되는 것을 방지할 수 있는 액정표시장치의 제조방법을 제공함에 있다.

【발명의 구성 및 작용】

- <33> 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 제조방법은 투명기판 상에 게이트전극, 게이트절연막, 활성층, 오믹접촉층, 소오스전극 및 드레인전극으로 이루어진 박막트랜지스터를 포함하고 상기 게이트전극과 연결된 게이트라인과 상기 소오스

전극과 연결된 데이터라인이 수직되게 형성되어 화소영역을 한정하는 액정표시장치의 제조방법에 있어서, 상기 투명기판 상에 상기 박막트랜지스터 및 상기 데이터라인을 덮는 패시베이션층을 형성하고 상기 패시베이션층을 패터닝하여 상기 드레인전극을 노출시키는 접촉홀을 형성하는 공정과, 상기 패시베이션층 상에 상기 접촉홀을 통해 상기 드레인전극과 접촉되는 투명도전막을 형성하는 공정과, 상기 투명도전막 상에 네가티브형(negative type)의 포토레지스트를 도포하고 상기 데이터라인, 게이트라인 및 박막트랜지스터영역과 대응되는 부분을 제외한 나머지 부분에 화소영역을 한정하는 노광영역을 형성하는 공정과, 상기 포토레지스트의 노광영역을 제외한 노광되지 않은 나머지 영역이 제거되도록 현상하여 포토레지스트 패턴을 형성하는 공정과, 상기 포토레지스트 패턴을 마스크로 하여 투명도전막을 패터닝하여 상기 접촉홀을 통해 상기 드레인전극과 접촉되는 화소전극을 형성하고 상기 포토레지스트 패턴을 제거하는 공정을 구비한다.

<34> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<35> 이하, 첨부한 도면을 참조하여 본 발명을 상세히 설명한다.

<36> 도 2a 내지 도 2e는 본 발명에 따른 액정표시장치의 제조 공정도이다.

<37> 도 2a를 참조하면, 투명기판(41) 상에 알루미늄(Al) 또는 구리(Cu)를 스퍼터링(sputtering) 등의 방법으로 증착하거나, 또는, 무전해 도금방법으로 도포하여 금속박막을 형성한다. 상기에서 투명기판(41)으로 유리, 석영 또는 투명한 플라스틱 등이 사용될 수도 있다. 그리고, 금속박막을 습식 방법을 포함하는 포토리소그래피 방법으로 투명기판(41)의 소정 부분에만 잔류하도록 패터닝하여 게이트라인(도시되지 않음)과 연결되는 게이트전극(43)을 형성한다.

- <38> 도 2b를 참조하면, 투명기관(41) 상에 게이트전극(43) 및 게이트라인(도시되지 않음)을 덮도록 게이트절연막(45), 활성층(47) 및 오믹접촉층(49)을 CVD 방법으로 순차적으로 형성한다. 상기에서 게이트절연막(45)은 질화실리콘 또는 산화실리콘 등의 절연물질을 증착하여 형성하고, 활성층(47)은 불순물이 도핑되지 않은 비정질실리콘 또는 다결정실리콘으로 형성된다. 또한, 오믹접촉층(49)은 N형 또는 P형의 불순물이 고농도로 도핑된 비정질실리콘 또는 다결정실리콘으로 형성된다.
- <39> 오믹접촉층(49) 및 활성층(47)의 소정 부분을 이방성식각을 포함하는 포토리소그래피 방법으로 게이트절연막(45)이 노출되도록 패터닝한다. 이 때, 활성층(47) 및 오믹접촉층(49)은 게이트전극(43)과 대응하는 부분에만 잔류되도록 한다.
- <40> 도 2c를 참조하면, 게이트절연막(45) 상에 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti) 또는 탄탈륨(Ta) 등의 금속이나, MoW, MoTa 또는 MoNb 등의 몰리브덴 합금(Mo alloy)을 오믹접촉층(49)을 덮도록 CVD 방법 또는 스퍼터링(sputtering) 방법으로 증착한다. 상기에서 증착된 금속 또는 금속합금은 오믹접촉층(49)과 오믹 접촉을 이룬다.
- <41> 그리고, 금속 또는 금속합금을 게이트절연막(35)이 노출되도록 포토리소그래피 방법으로 패터닝하여 소오스 및 드레인전극(41)(43)을 형성한다. 이 때, 소오스전극(51)과 연결되는 데이터라인(55)도 게이트라인(도시되지 않음)과 수직되게 형성되어 화소영역(도시되지 않음)을 한정한다.
- <42> 상기에서 금속 또는 금속합금을 패터닝하여 소오스 및 드레인전극(51)(53)을 형성할 때 소오스 및 드레인전극(51)(53) 사이의 게이트전극(43)과 대응하는 부분의 오믹접촉층(49)도 패터닝되도록 하여 활성층(47)을 노출시킨다. 상기에서 활성층(47)의 소오스 및 드레인전극(51)(53) 사이의 게이트전극(43)과 대응하는 부분은 채널이 된다.

- <43> 도 2d를 참조하면, 투명기관(41) 상에 상술한 구조를 덮는 패시베이션층(57)을 형성한다. 상기에서 패시베이션층(57)을 질화실리콘 또는 산화실리콘 등의 무기절연물질이나, 또는, 아크릴(acryl)계 유기화합물, BCB(β -staged-divinyl-siloxane benzocyclobutene) 또는 PFCB(perfluorocyclobutane) 등의 유전 상수가 작은 유기 절연 물질로 형성한다.
- <44> 패시베이션층(57)을 패터닝하여 드레인전극(53)을 노출시키는 접촉홀(59)을 형성한다. 그리고, 패시베이션층(57) 상에 접촉홀(59)을 통해 드레인전극(53)과 접촉되게 투명한 전도성물질인 인듐주석산화물(Indium Tin Oxide : ITO), 주석산화물(Tin Oxide : TO) 또는 인듐아연산화물(Indium Zinc Oxide : IZO)을 증착하여 투명도전막(61)을 형성한다.
- <45> 투명도전막(61) 상에 네가티브형(negative type)의 포토레지스트(63)를 1.0~2.0 μ m 정도의 두께로 도포하고 100~125℃ 정도의 온도에서 소프트 베이킹(soft baking)한다.
- <46> 차광부(68) 및 투광부(69)를 갖는 노광마스크(67)를 사용하여 포토레지스트(63)을 노광하고 열처리(post exposure baking : 이하, PEB라 칭함)하여 데이터라인(55), 게이트라인(도시되지 않음) 및 박막트랜지스터영역과 대응되는 부분을 제외한 나머지 부분에 화소영역(도시되지 않음)을 한정하는 노광영역(65)을 형성한다. 상기에서 노광마스크(67)의 투광부(69)를 통과한 자외선(Ultra Violet) 광에 의해 포토레지스트(63)는 선택적으로 노광된 후 PEB되므로써 노광영역(65)이 한정된다.
- <47> 상기에서 포토레지스트(63)의 노광된 부분에서 광의 에너지가 산발생제(photo acid generator)에 의한 산(acid)이 생성되며, 이 생성된 산에 의해 PEB시 가교제가 가교가 일어나 고분자 상태의 노광영역(65)이 형성된다. 상기에서 PEB는 110~150℃ 정도의 온도에서 진행할 수도 있으나, 더욱 바람직하기는 125~145℃ 정도의 온도에서 진행하는

것이다.

<48> 도 2e를 참조하면, 포토레지스트(65)를 TMAH 등의 알칼리 수용액으로 이루어진 현상액으로 60~120초 정도 동안 현상한다. 이 때, 포토레지스트(65)는 가교제가 가교되어 고분자 상태인 노광영역(65)을 제외한 노광되지 않아 가교가 일어나지 않은 부분이 제거되어 투명도전막(61)을 노출시킨다. 상기에서 포토레지스트(65)의 고분자 상태의 노광영역(65)은 제거되지 않고 포토레지스트 패턴(71)이 된다.

<49> 포토레지스트 패턴(71)을 마스크로 사용하여 투명도전막(61)의 노출된 부분을 HCl, $(\text{COOH})_2$ 또는 $\text{HCl}+\text{HNO}_3$ 의 혼산을 식각 용액으로 사용하는 포토리쓰그래피 방법으로 패턴닝하여 화소전극(73)을 드레인영역(53)과 접촉되어 전기적으로 연결되게 형성한다. 이 때, 데이터라인(55), 게이트라인(도시되지 않음) 또는 박막트랜지스터영역과 대응하는 부분에 포토 공정 전, 포토레지스트 도포 전 또는 후에 이물이 발생되어도 이 이물은 포토레지스트 패턴(71)에 의해 덮혀지지 않고 노출된다. 그러므로, 투명도전막(61)을 패턴닝하여 화소전극(73)을 형성할 때 이물도 제거되어 인접하는 화소전극(73)은 서로 단락되지 않고 전기적으로 분리된다.

<50> 그리고, 이 후에 화소전극(73) 상에 잔류하는 포토레지스트 패턴(71)을 제거한다.

<51> 상술한 바와 같이 본 발명에 따른 액정표시장치의 제조방법은 네가티브형의 포토레지스트를 사용하여 화소영역 내의 포토레지스트를 노광하여 노광영역을 형성한 후 데이터라인, 게이트라인 및 박막트랜지스터영역과 대응하는 부분인 노광되지 않은 영역을 현상에 의해 제거함으로써 투명도전막을 패턴닝하여 화소전극을 형성할 때 이 부분에 발생된 이물도 동시에 제거할 수 있다.

<52> 또한, 상기에서 본 발명을 화소전극을 패턴닝하는 것으로 설명하였으나, 본 발명은

다른 금속 배선 사이의 단락을 방지할 수 있음을 알아야 한다.

【발명의 효과】

- <53> 따라서, 본 발명은 데이터라인 및 게이트라인과 대응하는 부분에 이물질이 잔류되지 않도록 하여 화소전극 사이가 단락되는 것을 방지할 수 있다.
- <54> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야 할 것이다.

【특허청구범위】

【청구항 1】

투명기판 상에 게이트전극, 게이트절연막, 활성층, 오믹접촉층, 소오스전극 및 드레인전극으로 이루어진 박막트랜지스터를 포함하고 상기 게이트전극과 연결된 게이트라인과 상기 소오스전극과 연결된 데이터라인이 수직되게 형성되어 화소영역을 한정하는 액정표시장치의 제조방법에 있어서,

상기 투명기판 상에 상기 박막트랜지스터 및 상기 데이터라인을 덮는 패시베이션층을 형성하고 상기 패시베이션층을 패터닝하여 상기 드레인전극을 노출시키는 접촉홀을 형성하는 공정과,

상기 패시베이션층 상에 상기 접촉홀을 통해 상기 드레인전극과 접촉되는 투명도전막을 형성하는 공정과,

상기 투명도전막 상에 네가티브형(negative type)의 포토레지스트를 도포하고 상기 데이터라인, 게이트라인 및 박막트랜지스터영역과 대응되는 부분을 제외한 나머지 부분에 화소영역을 한정하는 노광영역을 형성하는 공정과,

상기 포토레지스트의 노광영역을 제외한 노광되지 않은 나머지 영역이 제거되도록 현상하여 포토레지스트 패턴을 형성하는 공정과,

상기 포토레지스트 패턴을 마스크로 하여 투명도전막을 패터닝하여 상기 접촉홀을 통해 상기 드레인전극과 접촉되는 화소전극을 형성하고 상기 포토레지스트 패턴을 제거하는 공정을 구비하는 액정표시장치의 제조방법.

【청구항 2】

청구항 1에 있어서,

상기 포토레지스트를 $1.0 \sim 2.0 \mu\text{m}$ 의 두께로 도포하고 $100 \sim 125^\circ\text{C}$ 의 온도에서 소프트 베이킹하여 형성하는 액정표시장치의 제조방법.

【청구항 3】

청구항 1에 있어서,

상기 노광영역을 상기 포토레지스트의 노광부와 투광부를 갖는 노광마스크의 상기 투광부를 통과한 광에 의해 노광하고 열처리(post exposure baking)하여 형성하는 액정표시장치의 제조방법.

【청구항 4】

청구항 3에 있어서,

상기 열처리(post exposure baking)를 $110 \sim 150^\circ\text{C}$ 의 온도, 더욱 바람직하기는 $125 \sim 145^\circ\text{C}$ 의 온도에서 진행하는 액정표시장치의 제조방법.

【청구항 5】

청구항 3에 있어서,

상기 노광마스크는 노광부가 화소영역과 대응하고 차광부가 데이터라인, 게이트라인 및 박막트랜지스터영역과 대응하는 액정표시장치의 제조방법.

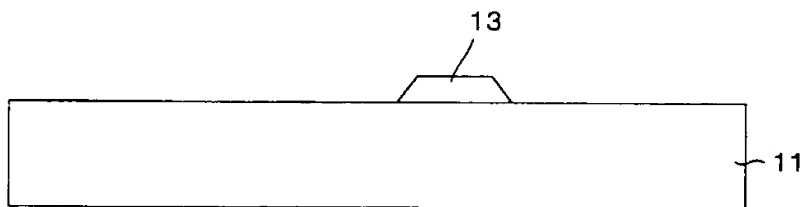
【청구항 6】

청구항 1에 있어서,

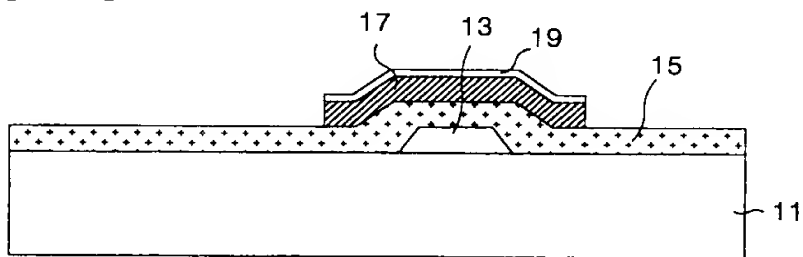
상기 현상을 알카리 수용액으로 60~120초 동안 진행하는 액정표시장치의
제조방법.

【도면】

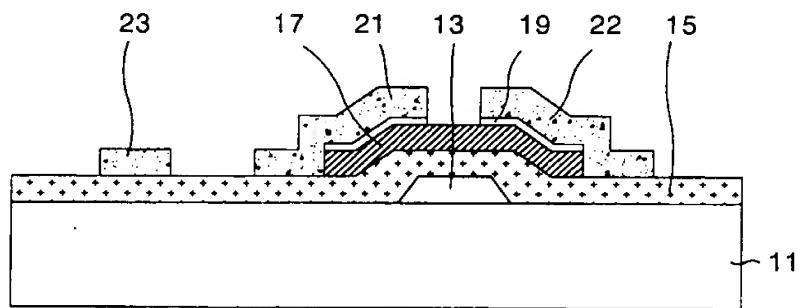
【도 1a】



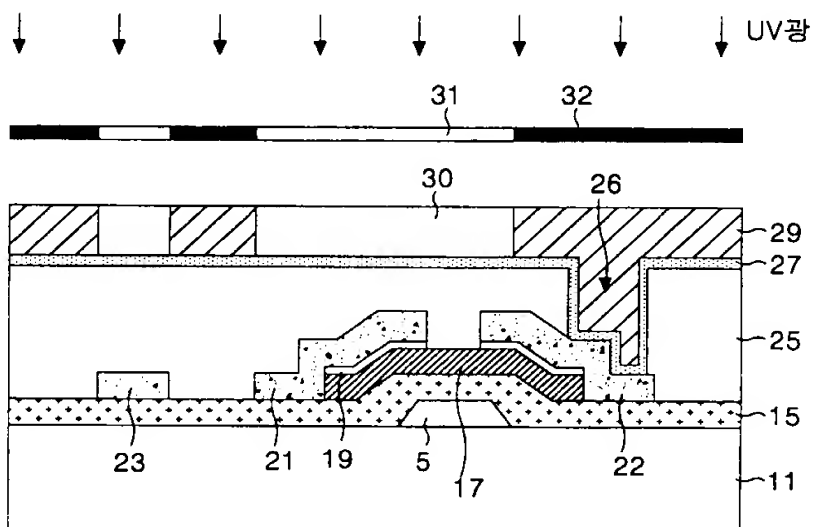
【도 1b】



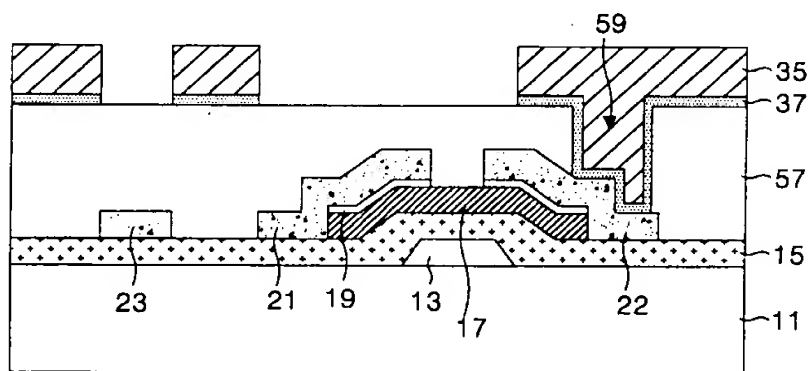
【도 1c】



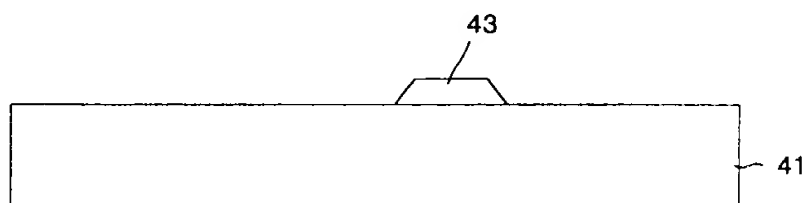
【도 1d】



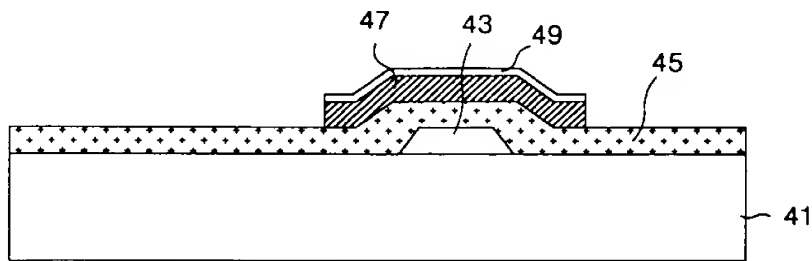
【도 1e】



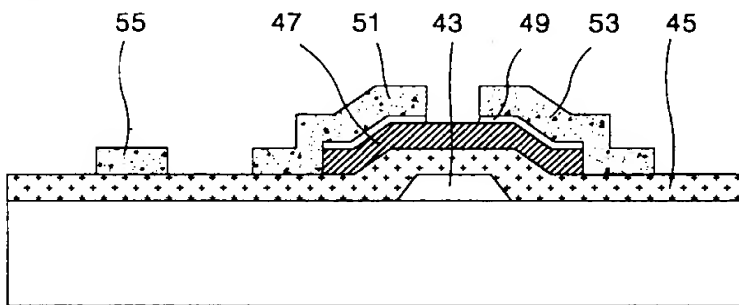
【도 2a】



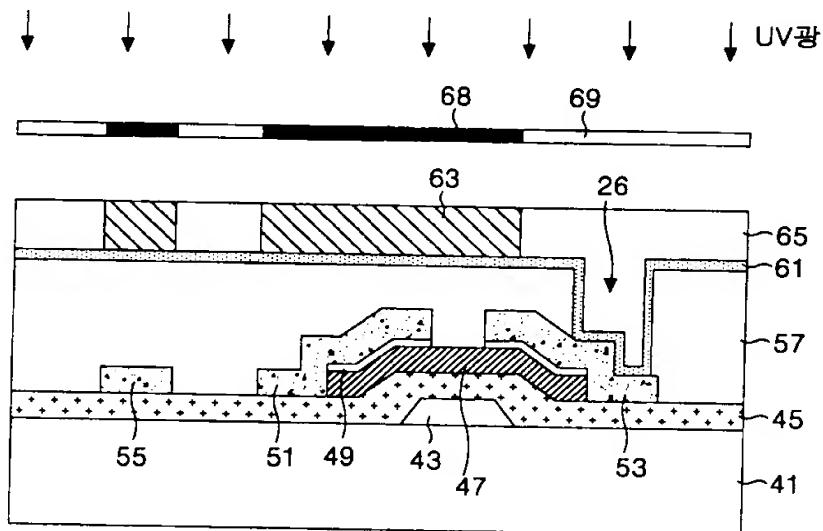
【도 2b】



【도 2c】



【도 2d】



【図 2e】

